

PADS Integrated Flow 基礎課程

茂泰科技股份有限公司
TEL: (02) 2972-1030
工程部信箱 tech@mostec.com.tw

繳交作業規範

- 作業繳交期限為上完課的隔周一往後兩周。
- 線路圖需繳交資料：
 - BOM表，詳情請參閱第3頁。
 - PDF，詳情請參閱第4頁和第5頁。
- PCB檔需達成的條件：
 - Connectivity和Clearance檢查無誤，詳情請參閱第6頁。
 - 設定Gerber，詳情請參閱第7頁。

線路圖繳交資料

使用自己所繪製的線路圖輸出BOM表，提供Txt、Excel或是html檔案。

內容必須包含:

1. #
2. Qty(數量)
3. Part number (料號)
4. Description(描述)
5. Value(值)
6. Ref Designator(位號)

#	QTY	Part Number	Description	Value	Ref Designator
1	8	CAP1206	SURFACE MOUNT CAPACITOR 0.062 X 0.126 INCHES	.1UF	C1-C7,C10
2	2	CAP-ELECTAA	ELECTROLYTIC CAP., CASE SIZ "AA"	10	C8,C9
3	2	LED	LIGHT EMITTING DIODE		D1,D2
4	1	26PINCONN	CONNECTOR, RIBBON, 26 PIN		J1
5	1	+5VREG	+5V LINEAR REGULATOR		Q1
6	5	R1/8W	RES BODY:060 CENTERS:400	10K	R1,R2,R5-R7
7	2	87C256	32K X 8 BIT CMOS EPROM/LATCH		U1,U2
8	2	AM100415	1024 X 1 IMOX II ECL BIPOLAR RAM		U3,U4
9	1	CD4001B	QUAD 2-INPUT NOR GATE		U5
10	1	CD4069	HEX INVERTER CIRCUITS		U6
11	1	PAL16R8	PROGRAMMABLE ARRAY LOGIC (PAL)		U7
12	1	24-576MHZ			Y1

Excel檔案

Txt檔案

```

*PREVIEW.txt - Notepad
File Edit Format View Help
Part Lister output for PREVIEW
Generated on Wednesday, November 06, 2019
|#|QTY|Part Number|Description|Value|Ref Designator|
-----|-----|-----|-----|-----|-----|
|1|8|CAP1206|SURFACE MOUNT CAPACITOR 0.062 X 0.126 INCHES|.1UF|C1-C7,C10|
|2|2|CAP-ELECTAA|ELECTROLYTIC CAP., CASE SIZ "AA"|10|C8,C9|
|3|2|LED|LIGHT EMITTING DIODE||D1,D2|
|4|1|26PINCONN|CONNECTOR, RIBBON, 26 PIN||J1|
|5|1|+5VREG|+5V LINEAR REGULATOR||Q1|
|6|5|R1/8W|RES BODY:060 CENTERS:400|10K|R1,R2,R5-R7|
|7|2|87C256|32K X 8 BIT CMOS EPROM/LATCH||U1,U2|
|8|2|AM100415|1024 X 1 IMOX II ECL BIPOLAR RAM||U3,U4|
|9|1|CD4001B|QUAD 2-INPUT NOR GATE||U5|
|10|1|CD4069|HEX INVERTER CIRCUITS||U6|
|11|1|PAL16R8|PROGRAMMABLE ARRAY LOGIC (PAL)||U7|
|12|1|24-576MHZ|||Y1|
  
```

html檔案

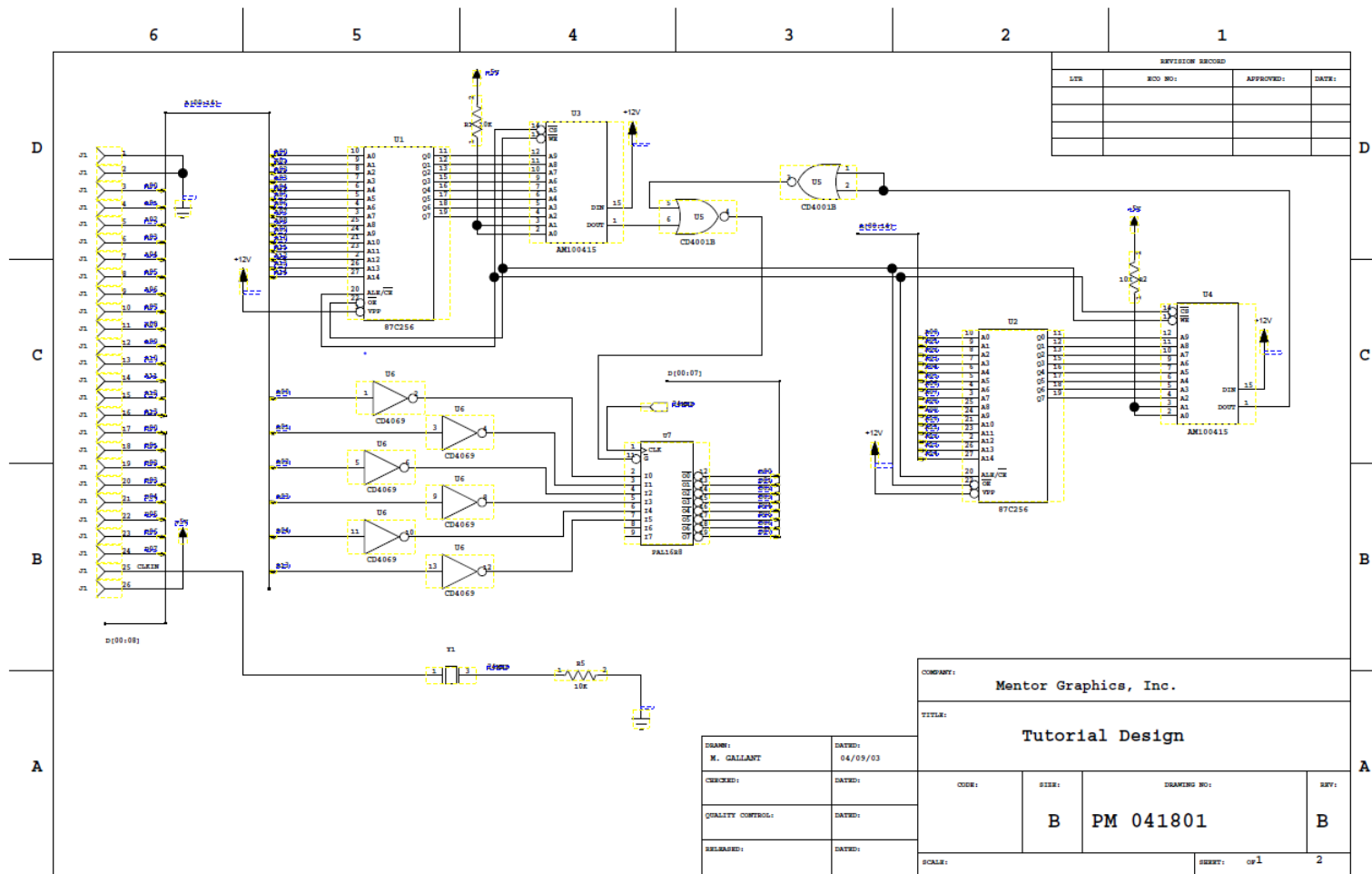
or PREVIEW
y, November 08, 2019

#	QTY	Part Number	Description	Value	Ref Designator
1	8	CAP1206	SURFACE MOUNT CAPACITOR 0.062 X 0.126 INCHES	.1UF	C1-C7, C10
2	2	CAP-ELECTAA	ELECTROLYTIC CAP., CASE SIZ "AA"	10	C8, C9
3	2	LED	LIGHT EMITTING DIODE		D1, D2
4	1	26PINCONN	CONNECTOR, RIBBON, 26 PIN		J1
5	1	+5VREG	+5V LINEAR REGULATOR		Q1
6	5	R1/8W	RES BODY:060 CENTERS:400	10K	R1, R2, R5-R7
7	2	87C256	32K X 8 BIT CMOS EPROM/LATCH		U1, U2
8	2	AM100415	1024 X 1 IMOX II ECL BIPOLAR RAM		U3, U4
9	1	CD4001B	QUAD 2-INPUT NOR GATE		U5
10	1	CD4069	HEX INVERTER CIRCUITS		U6
11	1	PAL16R8	PROGRAMMABLE ARRAY LOGIC (PAL)		U7
12	1	24-576MHZ			Y1

線路圖繳交資料

使用自己所繪製的線路圖輸出PDF，必須提供pdf檔案。

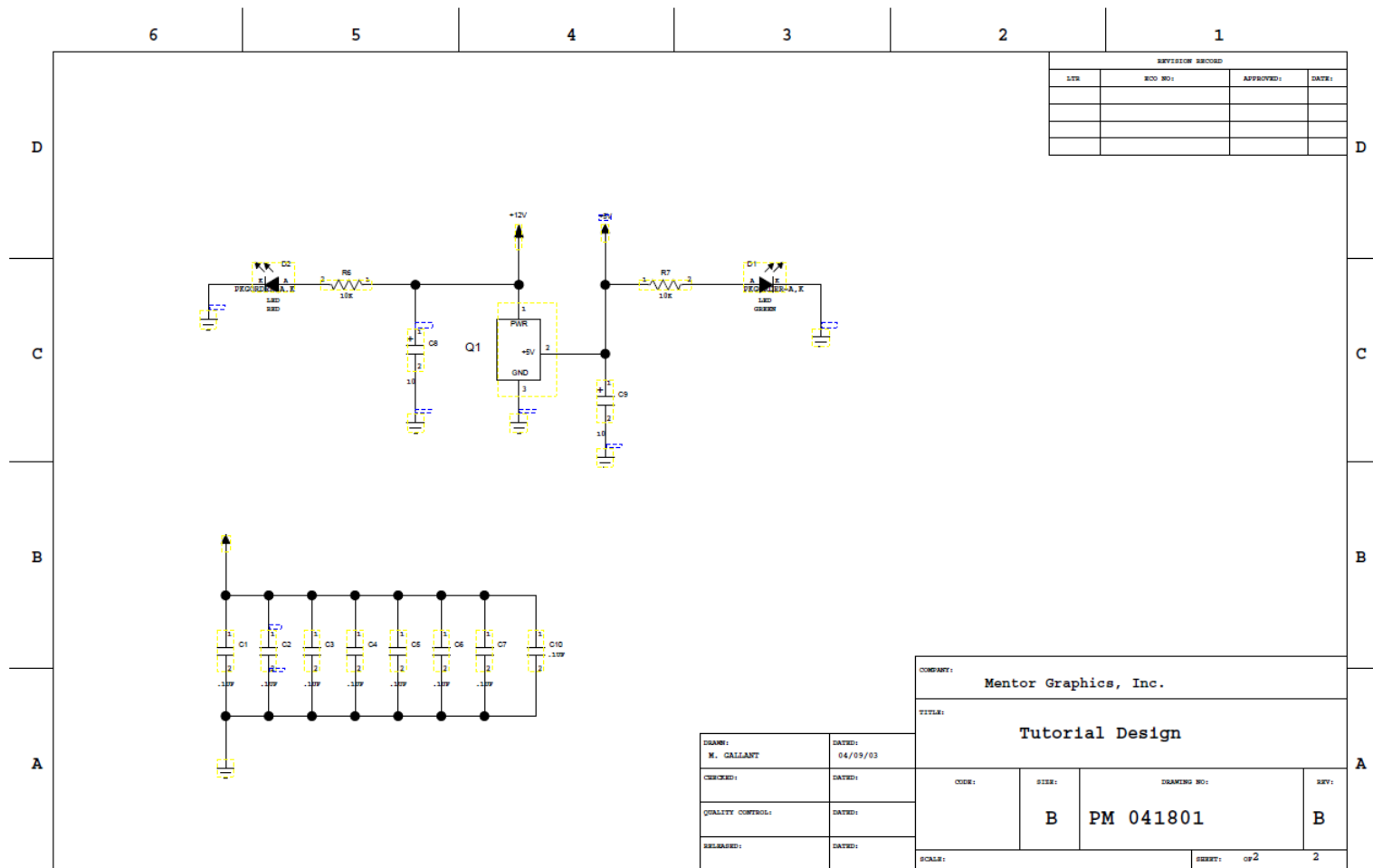
第一頁



線路圖繳交資料

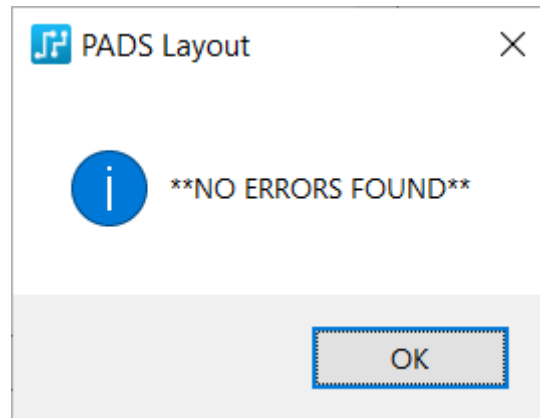
使用自己所繪製的線路圖輸出PDF，必須提供pdf檔案。

第二頁

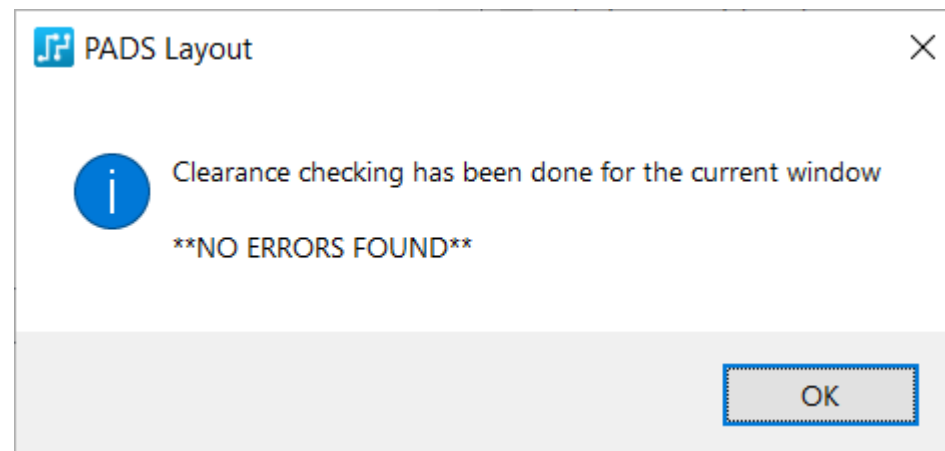


繳交的PCB檔，必須達成要求

1. Verify Design裡Connectivity檢查，必須出現下圖：



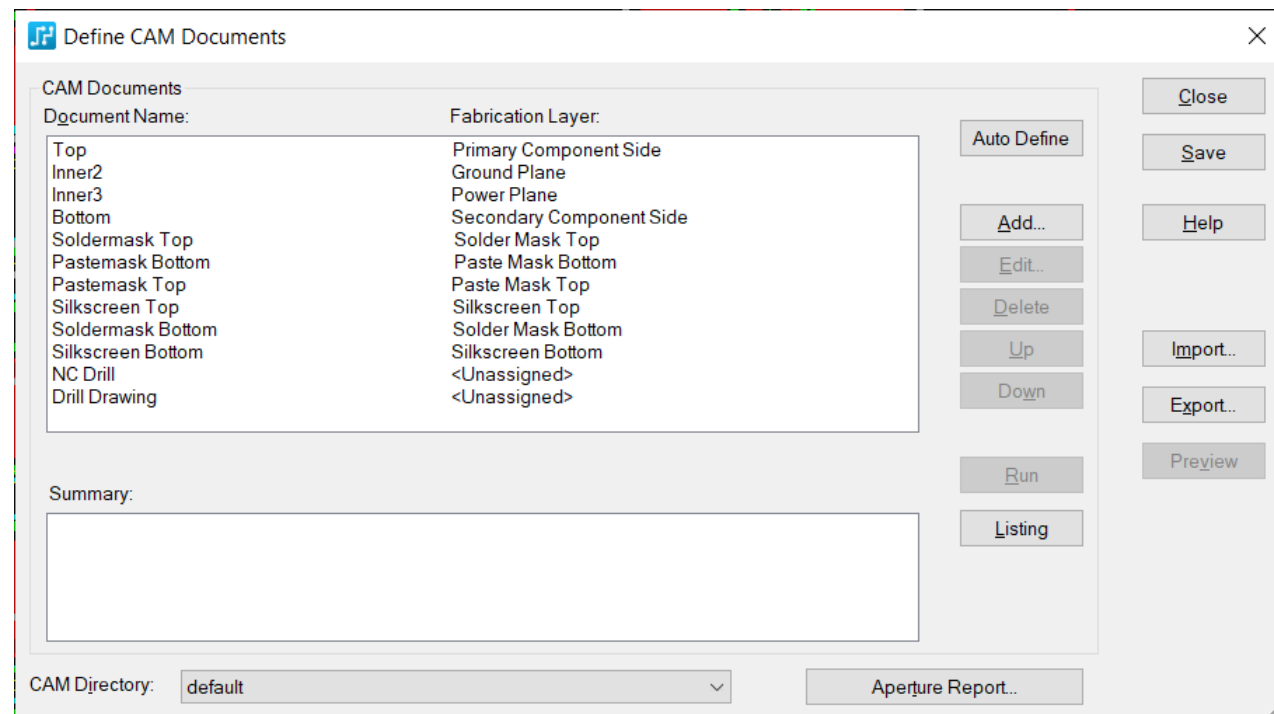
2. Verify Design裡Clearance檢查，必須出現下圖：



繳交的PCB檔，必須達成要求

須設定以下的gerber:

1. 電氣層 (Top、Inner2、Inner3、Bottom)
2. 防焊層 (Soldermask Top、Soldermask Bottom)
3. 鋼板層 (Pastemask Top、Pastemask Bottom)
4. 文字層 (Silkscreen Top、Silkscreen Bottom)
5. 鑽孔表 (Drill Drawing)
6. 全貫孔資料 (NC Drill)



項目完成確認表

線路圖

- BOM表
- PDF檔

PCB檔案

- 規則檢查
 - Connectivity – No error
 - Clearance – No error
- Gerber設定
 - 電氣層
 - 防焊層
 - 鋼板層
 - 文字層
 - 鑽孔表
 - 全貫孔資料